

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-110218

(43) Date of publication of application : **23.04.1999**

(51)Int.Cl.

G06F 9/445

G06F 9/06

G06F 12/16

(21)Application number : 09-270802

(71)Applicant : **HITACHI LTD**
HITACHI INFORMATION
TECHNOLOGY CO LTD

(22)Date of filing : 03.10.1997

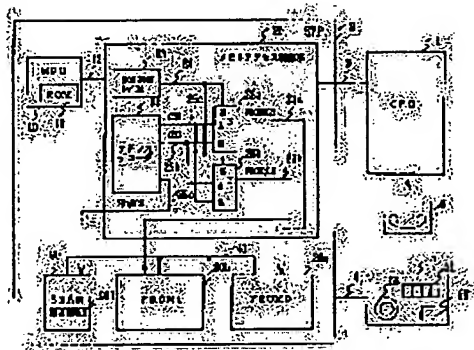
(72)Inventor : TERA0 TASAKU
ISHII YASUHIRO
ABE TOMOYUKI

(54) FIRMWARE REWRITING DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a firmware rewriting device that selects a firmware automatically rewritten, can simply restore when a rewriting is failed and simply update to condition prior to rewriting even after rewriting.

SOLUTION: A writing is executed to a ROM that does not execute a firmware out of flash ROMs 30a and 30b for storing the firmware and, after the writing is finished, the flash ROM which executes a tip select signal exchange and the writing by selectors 26a and 26b is replaced with an address arrangement of the ROM which has been executing the firmware until then. Also, by an MPU 10, a sum check of the rewritten firmware is detected and, when an error is discovered, replacement of the firmware is not performed. Moreover, the firmware before rewriting is disposed in an execution firmware area 201 by a command 9.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-110218

(43) 公開日 平成11年(1999) 4月23日

(51) Int.Cl. ⁶	識別記号	F I
G 0 6 F 9/445		G 0 6 F 9/06 4 2 0 T
9/06	4 1 0	4 1 0 P
12/16	3 1 0	12/16 3 1 0 M

審査請求 未請求 請求項の数 4 O L (全 11 頁)

(21) 出願番号 特願平9-270802

(22) 出願日 平成9年(1997)10月3日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71) 出願人 000153454

株式会社日立インフォメーションテクノロジー

神奈川県秦野市堀山下1番地

(72) 発明者 寺尾 太作

神奈川県海老名市下今泉810番地 株式会

社日立製作所オフィスシステム事業部内

(74) 代理人 弁理士 小川 勝男

最終頁に続く

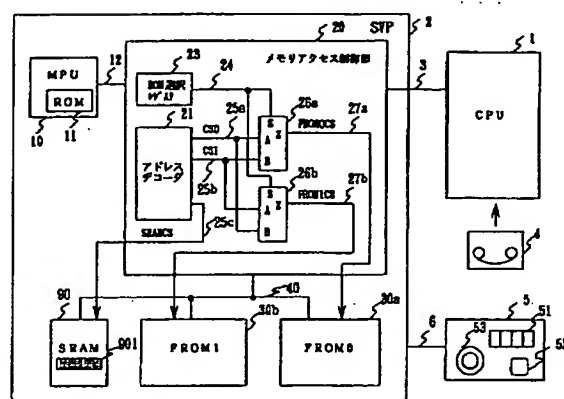
(54) 【発明の名称】 ファームウェア書き換え装置

(57) 【要約】

【課題】 ファームウェア書き換え後、自動的に書き換えたファームウェアを選択し、書き換えに失敗した場合に容易に回復ができ、また、書き換え後も書き換え前の状態に容易に変更することができるファームウェア書き換え装置を提供する。

【解決手段】 ファームウェアを格納するフラッシュROM 30aと30bのうちファームウェアを実行していないROMに書き込みをおこない、書き込み終了後、セレクト26a、26bにてチップセレクト信号入れ換え、書き込みをおこなったフラッシュROMと今までファームウェアを実行していたROMのアドレス配置を入れ換える。また、MPU 10にて、書き換えたファームウェアのサムチェックをおこない、エラーが発見された場合はファームウェアの入れ換えをおこなわない。さらにまた、コマンド9にて書き換え前のファームウェアを実行ファームウェア領域201に配置する。

図 1



【特許請求の範囲】

【請求項1】ファームウェアにて動作する情報処理装置において、中央処理装置とは独立したマイクロプロセッサと、該マイクロプロセッサに内蔵されたリードオンリメモリ(ROM)と、該マイクロプロセッサ内蔵ROMに格納されたファームウェア選択プログラムと、ファームウェアを格納する複数の不揮発性メモリと、ファームウェアに付加された履歴情報と、ファームウェアが動作するアドレス空間と、予備ファームウェアをアクセスするアドレス空間と、該不揮発性メモリを該ファームウェア動作アドレス空間または予備ファームウェアアクセスアドレス空間に任意に配置することができるアドレス配置手段を具備し、ファームウェアを書き換える際は、予備ファームウェアアクセスアドレス空間に配置された不揮発性メモリに書き換えを実行し、書き換え終了後、該マイクロプロセッサが、ファームウェア選択プログラムを実行して履歴の新しい不揮発性メモリを選択し、該アドレス配置手段を制御して履歴の新しい不揮発性メモリを該ファームウェア動作アドレス空間に配置することを特徴とするファームウェア書き換え装置。

【請求項2】請求項1記載のファームウェア書き換え装置において、更に、履歴の古いファームウェアを選択するように指示する履歴指示手段を具備し、該履歴指示手段にて履歴の古いファームウェアを選択するように指示された場合は、履歴の古いファームウェアを格納した不揮発性メモリをファームウェア実行アドレス空間に配置することを特徴とするファームウェア書き換え装置。

【請求項3】請求項1および請求項2記載のファームウェア書き換え装置において、更に、ファームウェアに付加された誤り検出符号と、上記マイクロプロセッサ内蔵ROMに格納された誤り検出プログラムを具備し、上記マイクロプロセッサが誤り検出プログラムを実行し、選択された履歴のファームウェアに誤りが発見された場合は、代わりに他の履歴のファームウェアを格納した不揮発性メモリをファームウェア動作アドレス空間へ配置することを特徴とするファームウェア書き換え装置。

【請求項4】請求項3記載のファームウェア書き換え装置において、更に、警報手段を具備し、ファームウェアの誤り検出において誤りが発見されたときは該警報手段にて障害の発生を知らせることを特徴とするファームウェア書き換え装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はファームウェアにて動作する情報処理装置に係り、特にファームウェア書き換え装置に関する。

【0002】

【従来の技術】一般的にプロセッサを持つ情報処理装置は不揮発性メモリに格納されたファームウェアによって初期起動処理や割り込み処理、障害処理などを実行す

る。パーソナルコンピュータでのBIOSやサーバのIPLプログラムがこれに当たる。これらのファームウェアはハードウェア組立後も変更をおこなうことが多いため、フラッシュROM等書き換えが可能な不揮発性メモリに格納される。

【0003】ファームウェアの一般的な書き換え方法は、システムを一時停止し、ファームウェアを格納しているメモリに書き換えデータを上書きする方法である。そして、書き換え後、リセットアドレスから再起動し、新ファームウェアでの動作を開始する。

【0004】パーソナルコンピュータを例にとると、新たなBIOSコードとBIOS書き換えプログラムを格納したフロッピーディスクを用い、本フロッピーディスクにてシステムを起動してBIOS書き換えプログラムを実行させることで、現在のBIOSが格納されているフラッシュROM上に新たなBIOSを上書きする。

【0005】しかし、このような書き換え方式では書き換えデータを上書きしてしまうため、書き換えの開始から終了するまでの期間はファームウェアでの動作を停止する必要がある。つまり、ファームウェアの書き換え時はシステムの運用が停止することになる。

【0006】また、停電や操作ミス等により書き換えが失敗した場合、ファームウェアは破壊されることになり、ROM交換等のハードウェア復旧が必要となるという問題がある。

【0007】さらにまた、書き換えたファームウェアに不具合が発見されたような場合、書き換え前の状態に戻すためには、再度ファームウェアの書き込みが必要となるという問題がある。

【0008】上記のような問題を解決する方法として、ファームウェアを格納する不揮発性メモリを2バンク持ち、交互に書き換える方法がある。

【0009】

【発明が解決しようとする課題】上記のような不揮発性メモリを複数持つファームウェア書き換え方式では、書き換え後のROMの選択や書き換え失敗時の回復について何らかの処理が必要となる。

【0010】本発明の目的は、上記のような不揮発性メモリを複数持つファームウェア書き換え方式において、書き換え後のROMの自動選択や書き換え失敗時の自動回復および手動による書き換え前状態への回復機能を持つファームウェア書き換え装置を提供する事にある。

【0011】

【課題を解決するための手段】前記目的を達成するため、本発明によれば、第一の手段として、中央処理装置とは独立したマイクロプロセッサと、該マイクロプロセッサに内蔵されたリードオンリメモリ(ROM)と、該マイクロプロセッサ内蔵ROMに格納されたファームウェア選択プログラムと、ファームウェアを格納する複数の不揮発性メモリと、ファームウェアに付加された履歴情

10

20

30

40

50

報と、ファームウェアが動作するアドレス空間と、予備ファームウェアをアクセスするアドレス空間と、該不揮発性メモリを該ファームウェア動作アドレス空間または予備ファームウェアアクセスアドレス空間に任意に配置することができるアドレス配置手段を具備し、ファームウェアを書き換える際は、予備ファームウェアアクセスアドレス空間に配置された不揮発性メモリに書き換えを実行し、書き換え終了後、該マイクロプロセッサが、ファームウェア選択プログラムを実行して書き換えをおこなった不揮発性メモリを選択し、該アドレス配置手段を制御して書き換えをおこなった不揮発性メモリを該ファームウェア動作アドレス空間に配置することを特徴とするものである。

【0012】第二の手段として、上記マイクロプロセッサに書き換え前のファームウェアを選択するように指示する履歴指示手段を具備し、該履歴指示手段にて書き換え前のファームウェアを選択するように指示された場合は、書き換え前のファームウェアを格納した不揮発性メモリをファームウェア実行アドレス空間に配置することを特徴とするものである。

【0013】第三の手段として、更に、ファームウェアに付加された誤り検出符号と、上記マイクロプロセッサ内蔵ROMに格納された誤り検出プログラムを具備し、上記マイクロプロセッサが誤り検査プログラムを実行し、書き換えをおこなったファームウェアに誤りが発見された場合は、実行するアドレス空間への配置をおこなわないことを特徴とするものである。

【0014】第四の手段として、更に、警報手段を具備し、ファームウェアの誤り検査において誤りが発見されたときは該警報手段にて障害の発生を知らせることを特徴とするものである。

【0015】

【発明の実施の形態】

(第一の実施例) 以下、本発明の実施例を図面を参照し詳細に説明する。

【0016】図1は本発明の一実施例を示すブロック図である。

【0017】図1において1はCPUであり、図示はしないが、プロセッサやメモリ、入出力装置から構成され、システムとして実際の動作をおこなう部位である。

【0018】2はSVP(SerVice Processor)であり、CPU1のファームウェアを格納するフラッシュROMであるFROM0(30a)、FROM1(30b)と、ROM選択エラーログ901を格納するSRAM90と、SVP2の制御を司るマイクロプロセッサであるMPU10と、FROM0(30a)、FROM1(30b)へのアクセスを制御する部位であるメモリアクセス制御部20を具備する。

【0019】MPU10はMPUバス12にてメモリア

クセス制御部20と接続される。そして、MPUバス12にてメモリアクセス制御部20とアドレス/データ情報のやりとりをおこなうことで、FROM0(30a)、FROM1(30b)へのアクセスをおこなう。

【0020】また、MPU10にはROM11が内蔵される。ROM11には以下に示すROM選択処理およびサムチェック処理のプログラムが格納されている。

【0021】3はSVPバスであり、CPU1はSVPバス3によりSVP2に接続される。そして、SVPバス3にてアドレス/データ情報のやりとりをおこなうことで、SVP2に具備されたFROM0(30a)、FROM1(30b)へのアクセスをおこなう。

【0022】4はダウンロードするファームウェアが格納された磁気テープであり、CPU1に具備された入力装置によりその格納データを読み出すことができる。

【0023】5は表示パネルであり、7セグメントLED51とエラー表示LED52、ブザー53を具備している。

【0024】表示パネル5はSVP2とパネル制御線4で接続され、MPU10により制御可能である。つまり、MPU10のプログラム制御により7セグメントLED51とエラー表示LED52の点灯およびブザー53の鳴動が可能である。

【0025】メモリアクセス制御部20とFROM0(30a)、FROM1(30b)およびSRAM90とはメモリバス40で接続される。そして、メモリバス40にてアドレス/データ情報のやりとりをおこなうことで、メモリアクセス制御部20はFROM0(30a)、FROM1(30b)およびのSRAM90への読み出し、書き込みをおこなう。

【0026】メモリアクセス制御部20にはアドレスデコーダ21、ROM選択レジスタ23およびセクタ26a、26bが具備される。

【0027】アドレスデコーダ21はCPU1およびMPU10が出力するアドレス情報を解読してチップセレクト信号CS0(25a)、CS1(25b)、SRAMCS(25c)を生成する部位である。本実施例においては、CPU1およびMPU10が出力するアドレス情報が00000H番地から7FFFFH番地の間にあるときはCS0(25a)を'1'とし、80000H番地からFFFFFH番地の間にあるときはSRAMCS(25c)を'1'、100000H番地から17FFFFH番地の間にあるときはCS1(25b)を'1'とする。ここでアドレス表記は16進数であり、以降のアドレス表記も同様である。

【0028】ROM選択レジスタ23はMPU10から設定可能なレジスタであり、その出力信号24はセクタ26a、26bの出力選択端子Sに接続される。

【0029】セクタ26a、26bは2入力1出力のセクタであり、出力選択端子Sに'0'が入力された

場合、入力ポートAの値が出力となり、出力選択端子Sに'1'が入力された場合、入力ポートBの値が出力となる。

【0030】セクタ26aの入力ポートAにはCS0(25a)、入力ポートBにはCS1(25b)が接続される。

【0031】セクタ26bは、セクタ26aと反対に、入力ポートAにはCS1(25b)、入力ポートBにはCS0(25a)が接続される。

【0032】セクタ26aの出力ポートZにはFROM0CS(27a)が接続され、セクタ26bの出力ポートZにはFROM1CS(27b)が接続される。

【0033】FROM0CS(27a)、FROM1CS(27b)はそれぞれFROM0(30a)、FROM1(30b)に接続されるチップセレクト信号である。

【0034】ROM選択レジスタ23の値が'0'の場合、出力選択端子Sに'0'が入力され、セクタ26a、26bともに入力ポートAの値が出力として選択される。すなわち、FROM0CS(27a)とCS0(25a)、FROM1CS(27b)とCS1(25b)が等価となる。

【0035】ROM選択レジスタ23の値が'1'の場合、出力選択端子Sに'1'が入力され、セクタ26a、26bともに入力ポートBの値が出力として選択される。すなわち、FROM0CS(27a)とCS1(25b)、FROM1CS(27b)とCS0(25a)が等価となる。

【0036】つまり、ROM選択レジスタ23の値が'0'の場合、図2の(a)に示すように、FROM0(30a)が00000H番地から7FFFFH番地、FROM1(30b)が10000H番地から17FFFFH番地に割り当てられ、ROM選択レジスタ23の値が'1'の場合、図2の(b)に示すように、FROM1(30b)が00000H番地から7FFFFH番地、FROM0(30a)が10000H番地から17FFFFH番地に割り当てられる。

【0037】ここで、図2に示すように、00000H番地から7FFFFH番地をCPU1の実行ファームウェア領域(201)、80000H番地からFFFFFH番地をCPU1の予備ファームウェア領域(202)とする。そして、CPU1は実行ファームウェア領域201のファームウェアにて動作をおこなう。

【0038】SRAM90は80000H番地からFFFFFH番地に固定で割り当てられる。

【0039】FROM0(30a)およびFROM1(30b)に格納されるファームウェアには、図3に示すように、FROM1(30b)、FROM1(30b)各々の最終8バイトの領域にシリアル番号301とサムチェックコード302が付加されている。そして、シリアル番号が大きい方が履歴の新しいファームウェアとする。

【0040】次に図4、図5のフローチャートを参照して実施例の動作を説明する。

【0041】はじめに、ROM選択レジスタ23の値は'0'であり、FROM0(30a)とFROM1(30b)のアドレス配置は図2の(a)に示すようになっている。つまり、実行ファームウェア領域にFROM0(30a)が割り当てられ、予備ファームウェア領域にFROM1(30b)が割り当てられている。

【0042】まず、CPU1は磁気テープ4に格納されたファームウェアデータを読み出し、SVPバス3を介して、予備ファームウェア領域へのファームウェアデータの書き換えを実行する。本実施例においてはFROM1(30b)にデータを書き込むことになる(図4、ステップ401)。

【0043】このようにファームウェアを書き換えを予備ファームウェア領域におこなうため、実行ファームウェア領域のファームウェアはなんら変更されず、CPU1は通常動作を続けることが可能である。

【0044】書き換え完了後、CPU1は動作を停止する(図4、ステップ402)。

【0045】CPU1動作停止後、SVP2はROM選択を実行する(図4、ステップ403)。

【0046】ROM選択の詳細を図5のフローチャートを用いて説明する。

【0047】MPU10はまずROM選択レジスタ23に'0'を設定する(図5、ステップ501)。そして7FFF8~7FFFBH番地の値を読み出す(図5、ステップ502)。これによりFROM0(30a)のシリアル番号が読み出せる。

【0048】次にMPU10はROM選択レジスタ23に'1'を設定する(図5、ステップ503)。そして、再び7FFF8~7FFFBH番地の値を読み出す(図5、ステップ504)。これによりFROM1(30b)のシリアル番号が読み出せる。

【0049】次に読み出したFROM0(30a)のシリアル番号とFROM1(30b)のシリアル番号の値を比較する(図5、ステップ505)。ここでFROM0(30a)のシリアル番号が大きい場合はROM選択レジスタに'0'を設定し(図5、ステップ506)、FROM1(30b)のシリアル番号が大きい場合はROM選択レジスタに'1'を設定する(図5、ステップ507)。本実施例の場合、FROM1(30b)にシリアル番号の大きな新たなファームウェアを書き込んだので、ステップ307に進み、ROM選択レジスタ23に'1'が設定される。

【0050】つまり、アドレス割り当ては図2(b)に示すように、00000H番地から7FFFFH番地の実行ファームウェア領域にFROM1(30b)が、100000H番地から17FFFFH番地の予備ファームウェア領域にFROM0(30a)が割り当てられる。

【0051】次にSVP2はROMのサムチェックをおこなう。

【0052】サムチェックはMPU10によって実行され、実行ファームウェア領域(201)である00000H番地から7FFFFH番地の加算値とサムチェックコード302の加算値が'0'となる事を確認する(ステップ405)。

【0053】サムチェックでエラーが発見されなかった場合、ステップ406に進み、CPU1の起動をおこなう。ステップ407は起動後、CPU1にてROM選択時エラーログ901の確認をおこなうステップであるが、ステップ405のサムチェックにてエラーは発見されなかった場合は、ステップ408に進み、CPU1の運用動作が開始される。

【0054】このようにして、MPU10がファームウェアの選択をおこなうことで、CPU1は自動的に書き換えたファームウェアで動作を開始する。

【0055】サムチェックでエラーが発見された場合(図4、405)、SVP2はROM選択エラーログをSRAM90上の所定のアドレスに記録し(図4、409)、ROM選択レジスタ23の値を反転させる(図6、404)。本実施例においてはROM選択レジスタ23の値が'1'から'0'になる。

【0056】これは、予備ファームウェア領域に配置されている書き換え前のファームウェアを実行ファームウェア領域に配置し直している。

【0057】そして再び、実行ファームウェア領域(201)である00000H番地から7FFFFH番地のサムチェックをおこなう(図4、411)。

【0058】ここで、サムチェックエラーが発見されなかった場合、ステップ406のCPU起動処理に進む。つまり、書き換え前のファームウェアにて暫定的にCPU1を立ち上げる。

【0059】CPU1は、ROM選択エラーログ901の確認をおこない、再度ファームウェアの書き換えを実行する(図4、407)。

【0060】こうすることで、何らかの原因で書き換えに失敗した場合、書き換え前のファームウェアにてCPU1を立ち上げ、ファームウェアの書き換えを再度実行できる。

【0061】ステップ412で再びサムチェックエラーが発見された場合、何らかの原因で書き換えたファームウェアおよび書き換え前に実行していたファームウェアがともに破損した事になり、表示パネル5のブザーを鳴動させ、エラーLEDの点灯、7セグメントLEDへのエラーコード表示をして障害の発生を知らせ、CPUの起動を中止する。

【0062】こうすることで不正なファームウェアにてCPU1が動作をおこなうことを未然に防止する。

【0063】(実施例2)本実施例は実施例1に加え

て、コマンド指示により書き換え前のファームウェアを選択するものである。

【0064】図6に本実施例のブロック図を示す。実施例1と同じ参照番号の部分については説明を省略する。

【0065】7はコンソールであり、8はコンソール7とMPU10を接続する通信回線である。本実施例においてMPU10は通信回線の制御機能を持つものである。

【0066】9はコンソール7からMPU10に発行されるコマンドであり、履歴の古いファームウェアのにてCPU1を起動するように指示するコマンドである。

【0067】902はSRAM90上に設けられた履歴フラグであり、初期値は'0'であり、コマンド9を受け取ったMPU10によって、'1'が設定される。つまり、書き換え前のファームウェアを選択する場合'1'となるフラグである。

【0068】次に本実施例におけるROM選択の詳細を図7のフローチャートを用いて説明する。

【0069】ステップ501~504のシリアル番号の読み出しは実施例1と同じである。

【0070】シリアル番号を読み出した後、MPU10はまず履歴フラグ902を読み出し、'0'である場合はステップ702に進む。ステップ702にてFROM0(30a)とFROM1(30b)のシリアル番号比較をおこない、FROM0(30a)のシリアル番号が大きい場合はROM選択レジスタ23に'0'を設定し(ステップ703)、FROM1(30b)のシリアル番号が大きい場合はROM選択レジスタ23に'1'を設定する(ステップ704)。つまり、履歴の新しいファームウェアを実行ファームウェアとして選択する。

【0071】履歴フラグ902が'1'である場合はステップ705に進む。ステップ705にてFROM0(30a)とFROM1(30b)のシリアル番号比較をおこない、FROM0(30a)のシリアル番号が大きい場合はROM選択レジスタ23に'1'を設定し(ステップ703)、FROM1(30b)のシリアル番号が大きい場合はROM選択レジスタ23に'0'を設定する(ステップ704)。つまり、履歴の古いファームウェアを実行ファームウェアとして選択する。

【0072】このようにすることで、ファームウェアに書き換えた後でも、今まで実行していた書き換え前のファームウェアにてシステムの起動をおこなうことができる。

【0073】

【発明の効果】以上に詳細に述べたように、本発明のファームウェア書き換え装置によれば、ファームウェア書き換え後、CPUは自動的に書き換えたファームウェアを実行することができるという効果が得られる。

【0074】また、ファームウェアの書き換えをが失敗した場合は、書き換え前のファームウェアにてシステム

の起動ができるという効果が得られる。

【0075】さらに、コマンド指示にて書き換え前のファームウェアにてシステムを起動することができるという効果が得られる。

【図面の簡単な説明】

【図1】 本発明の第一の実施例を示すブロック図である。

【図2】 本発明の第一の実施例においてROM選択レジスタによる不揮発性メモリのアドレス配置の入れ換えを説明するためのブロック図である。

【図3】 本発明の第一の実施例においてファームウェアに付加されるシリアル番号およびサムチェックコードについて説明するためのブロック図である。

【図4】 本発明の第一の実施例の全体の流れを説明するためのフローチャートである。

【図5】 本発明の第一の実施例においてROM選択の動作を説明するためのフローチャートである。

【図6】 本発明の第二の実施例を示すブロック図である。

【図7】 本発明の第一の実施例においてROM選択の動作を説明するためのフローチャートである。

【符号の説明】

- 1 CPU
- 2 SVP
- 3 SVPバス
- 4 磁気テープ

* 5 表示パネル

51 7セグメントLED

52 エラーLED

53 ブザー

6 パネル制御線

7 コンソール

8 通信回線

9 コマンド

10 MPU

10 11 MPU内蔵ROM

20 ROM制御部

21 アドレスデコーダ

22 アドレス配置入れ換え部

23 ROM選択レジスタ

24 ROM選択レジスタの出力

25 a, 25 b チップセレクト信号(CS0, CS1)

26 a, 26 b セレクタ

27 a, 27 b チップセレクト信号(FROM0C S, FROM1CS)

30 a, 30 b 不揮発性メモリ(FROM0, FROM1)

90 SRAM

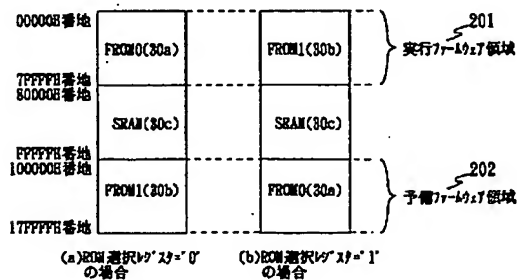
901 ROM選択エラーログ

902 履歴フラグ

*

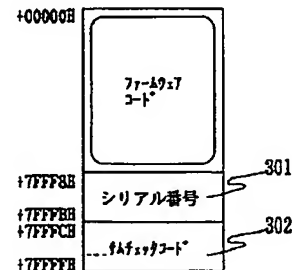
【図2】

図 2



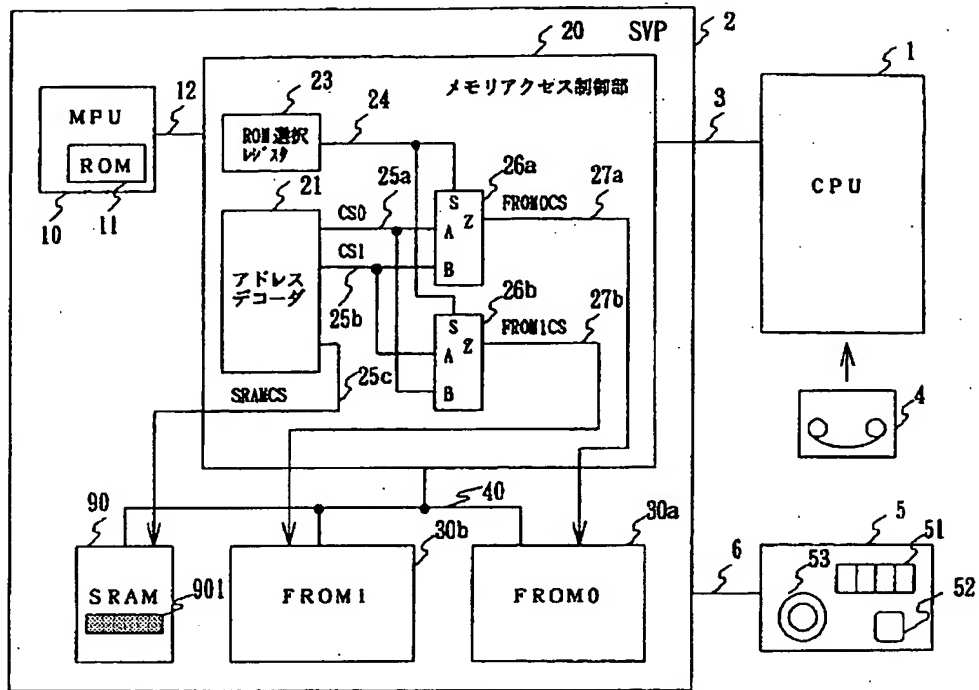
【図3】

図 3



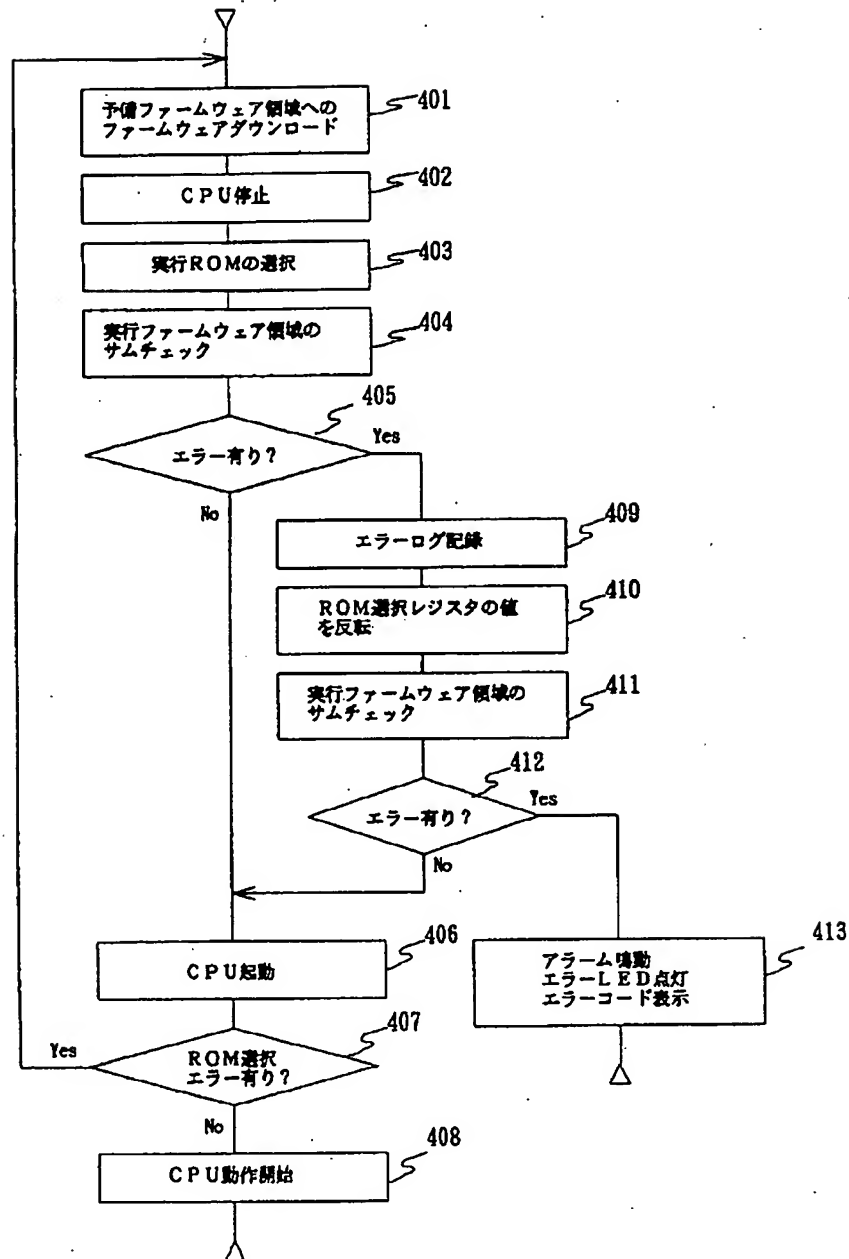
【図1】

図 1



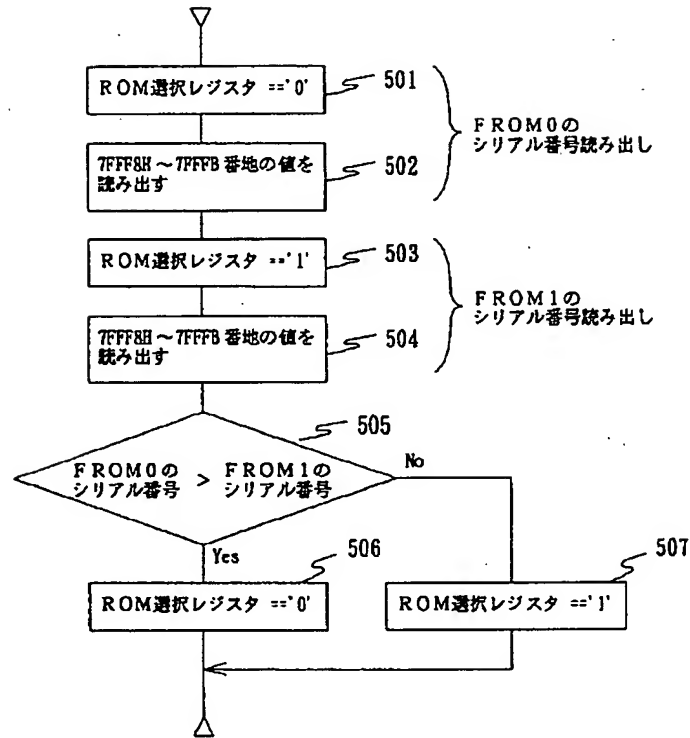
【図4】

図 4



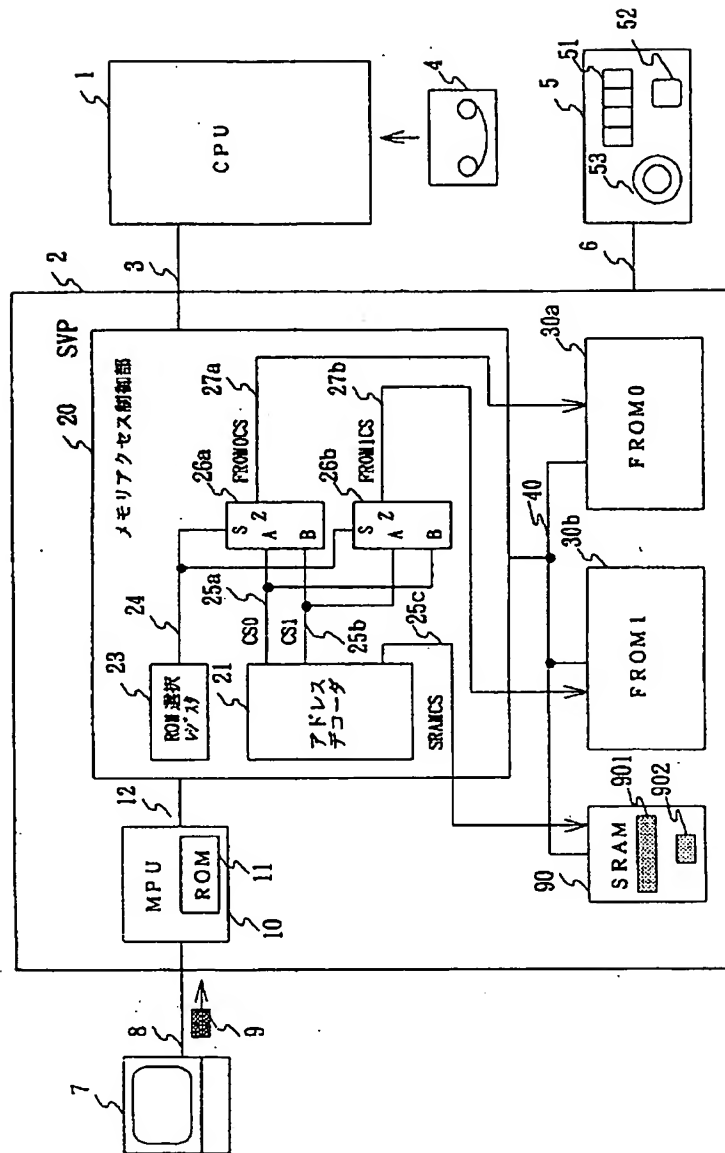
【図5】

図 5



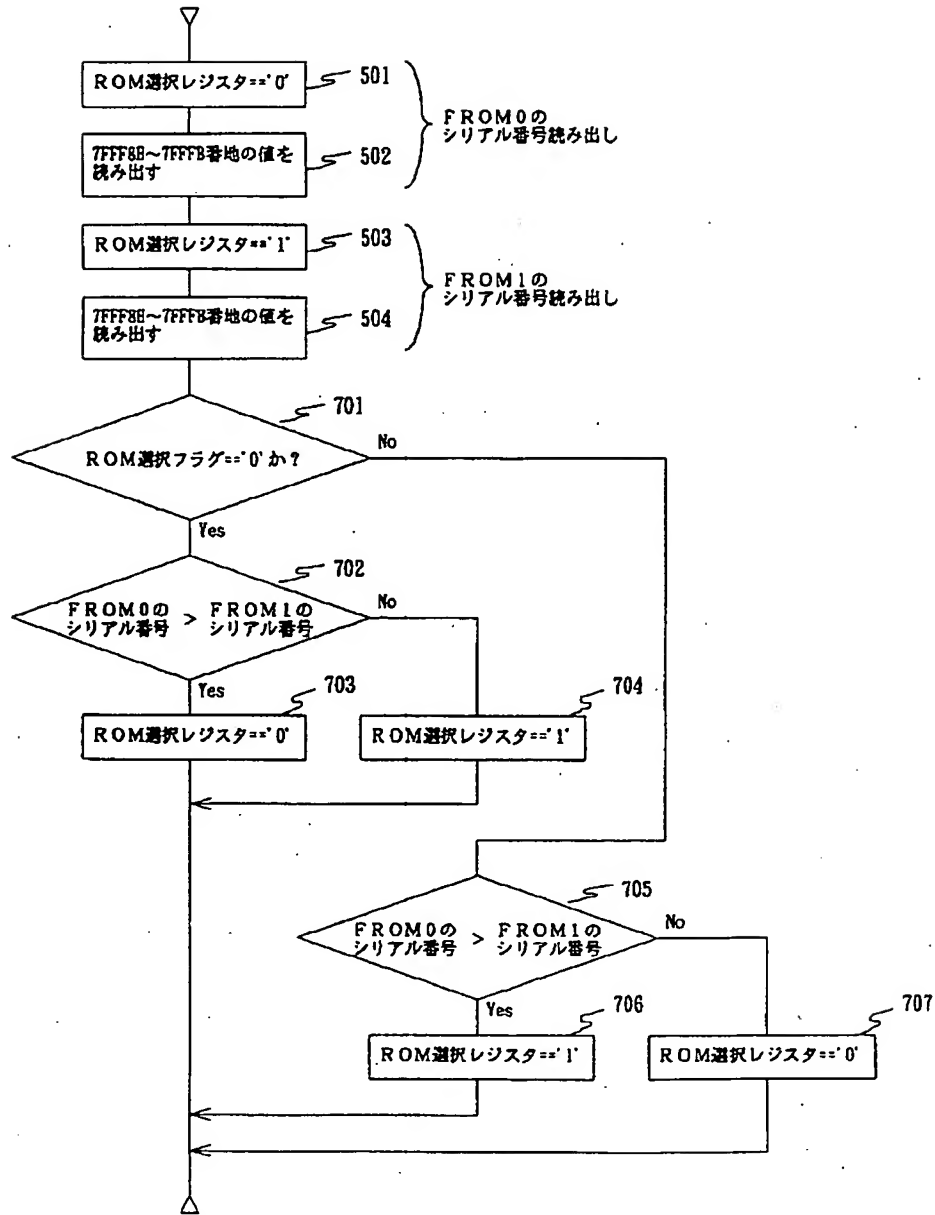
【図6】

図 6



【図7】

図 7



フロントページの続き

(72)発明者 石井 保弘
 神奈川県海老名市下今泉810番地 株式会
 社日立製作所オフィスシステム事業部内

(72)発明者 阿部 友行
 神奈川県秦野市堀山下1番地 株式会
 社日立インフォメーションテクノロジー内